

jc690 U.S. PTO
09/522594

03/10/08

PATENT OFFICE
JAPANESE GOVERNMENT

This is to certify that the annexed is a true copy of the following application as filed with this Office.

Date of Application: March 12, 1999

Application Number : P11-067513

Applicant(s) : Toshiba Microelectronics Kabushiki Kaisha
Kabushiki Kaisha Toshiba

February 18, 2000

Number of Certificate: 2000-3009307

日本国特許庁
PATENT OFFICE
JAPANESE GOVERNMENT

Priority Paper
565
JC690 U.S. PTO
09/522594
03/10/00

別紙添付の書類に記載されている事項は下記の出願書類に記載されて
いる事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed
with this Office.

出願年月日

Date of Application:

1999年 3月12日

出願番号

Application Number:

平成11年特許願第067513号

出願人

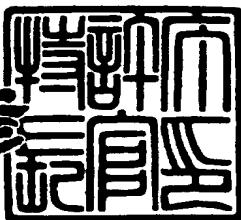
Applicant(s):

東芝マイクロエレクトロニクス株式会社
株式会社東芝

2000年 2月18日

特許庁長官
Commissioner,
Patent Office

近藤 隆彦



出証番号 出証特2000-3009307

【書類名】 特許願
【整理番号】 46A989349
【提出日】 平成11年 3月12日
【あて先】 特許庁長官殿
【国際特許分類】 H01L 21/82
B23K 26/00
H01L 21/268
【発明の名称】 半導体集積回路および半導体集積回路の製造方法
【請求項の数】 5
【発明者】
【住所又は居所】 神奈川県川崎市幸区堀川町580番地1号 株式会社東芝 半導体システム技術センター内
【氏名】 森 貞之
【発明者】
【住所又は居所】 神奈川県川崎市川崎区駅前本町25番地1 東芝マイクロエレクトロニクス株式会社内
【氏名】 南 稔郁
【特許出願人】
【識別番号】 000221199
【氏名又は名称】 東芝マイクロエレクトロニクス株式会社
【特許出願人】
【識別番号】 000003078
【氏名又は名称】 株式会社 東芝
【代理人】
【識別番号】 100083806
【弁理士】
【氏名又は名称】 三好 秀和
【電話番号】 03-3504-3075

【選任した代理人】

【識別番号】 100068342

【弁理士】

【氏名又は名称】 三好 保男

【選任した代理人】

【識別番号】 100100712

【弁理士】

【氏名又は名称】 岩▲崎▼ 幸邦

【選任した代理人】

【識別番号】 100100929

【弁理士】

【氏名又は名称】 川又 澄雄

【選任した代理人】

【識別番号】 100108707

【弁理士】

【氏名又は名称】 中村 友之

【選任した代理人】

【識別番号】 100095500

【弁理士】

【氏名又は名称】 伊藤 正和

【選任した代理人】

【識別番号】 100101247

【弁理士】

【氏名又は名称】 高橋 俊一

【選任した代理人】

【識別番号】 100098327

【弁理士】

【氏名又は名称】 高松 俊雄

【手数料の表示】

【予納台帳番号】 001982

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【ブルーフの要否】 要

【書類名】 明細書

【発明の名称】 半導体集積回路および半導体集積回路の製造方法

【特許請求の範囲】

【請求項1】 レーザの照射により選択的に切断可能な複数のヒューズと、前記ヒューズの端に上面が接続するプラグと、前記プラグの上方の絶縁膜を開口してなる開口部とを有することを特徴とする半導体集積回路。

【請求項2】 絶縁膜中に設けられた凹部と、前記凹部の上部に達するヒューズと、前記凹部の底部に達し前記ヒューズとは接続しないプラグと、を有することを特徴とする半導体集積回路。

【請求項3】 前記ヒューズの材料の主成分がアルミニウムまたは銅であることを特徴とする請求項1又は請求項2記載の半導体集積回路。

【請求項4】 前記プラグの材料の主成分がアルミニウム、タンゲステン、シリコン、チタン、タンタル又は銅であることを特徴とする請求項1乃至3のいずれか1項記載の半導体集積回路。

【請求項5】 プラグを形成する工程と、前記プラグの上面と接するようにヒューズを形成する工程と、前記ヒューズの切断が必要か否かを知るために検査する工程と、レーザ光を前記プラグと前記ヒューズの接触面に向けて照射する工程とを有することを特徴とする半導体集積回路の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、DRAM、SRAM等の半導体集積回路および半導体集積回路の製造方法に関し、特に、レーザ光を照射することにより切断して救済機能を発現させるヒューズとその周囲の構造に関するものである。

【0002】

【従来の技術】

半導体集積回路には不良救済のために冗長機能が付加されているものがあり、この冗長機能を構成する回路は一般にリダンダンシ回路と称されている。たとえば、半導体メモリのDRAM、SRAM等では、不良メモリセルが発見された場合、良品のメモリセルと置き換えることができるリダンダンシ回路が内蔵されている。このようなリダンダンシ回路では、複数行のリダンダンシ回路のメモリセル配列がメモリマトリックス内に設けられており、一般にヒューズと称される配線部分をレーザ光を用いて切断することにより、不良メモリセルを含むメモリセル配列をリダンダンシ回路のメモリ配列と置き換えるための信号が生成され、不良メモリセルの回路部分が救済されるようになっている。

【0003】

図8は、従来のヒューズとその周辺の構造図である。図8(a)は上面図であり、一部、位置関係がわかりやすいように透視して記載してある。図8(b)は(a)のI-I方向の断面図である。図8(c)は(a)のII-II方向の断面図である。ヒューズ2を切断するためのレーザ光照射用の開口部4がパッシベイション膜1に形成されている。開口部4の一方の端から他方の端までヒューズ2が複数本走っている。開口部4の周辺にはヒューズ2に付随したリダンダンシ回路等の周辺回路が存在している。それぞれのヒューズ2は、図8(b)に示すように、絶縁層9上に形成され、ヒューズ2の上に絶縁層7を形成する。なお、開口部4の直下には配線関係ではヒューズ2のみ存在し、ヒューズ2の下層にはプラグ等の接続部や配線は存在していない。ヒューズ2の切断は、図8(c)に示すように、レーザ光でブロウ(blow)し、ヒューズ2をブロウ部5で断線させることで不良ピットの配線を良品ピットの配線に置き換える構造となっている。

【0004】

【発明が解決しようとする課題】

従来のヒューズの構造では、ヒューズを断線させるレーザ径によってヒューズのピッチが決まつてくるため配線の微細化が進んでもレーザ径を変更する以外ヒューズ部分の面積の微小化が見込めない。また、1つのヒューズの両端にリダン

ダンシ回路等の付随する回路が配置されるので複数のヒューズ毎のこれら回路がヒューズ開口部の周囲全体に存在し微小化の妨げとなっている。

【0005】

本発明はこのような問題点を解決するために成されたものであり、その目的とするところは、ヒューズ部分の面積の微小化ができ、周辺回路がヒューズの片側のみで構成できる半導体集積回路を提供することである。

【0006】

また、本発明の他の目的は、ヒューズ部分の面積の微小化ができ、周辺回路がヒューズの片側のみで構成できる半導体集積回路の製造方法を提供することである。

【0007】

【課題を解決するための手段】

このような問題点を解決するため、本発明の第1の特徴は、少なくとも1つが必要に応じてレーザの照射により選択的に切断可能な複数のヒューズと、このヒューズの端に上面が接続するプラグと、このプラグの上方の絶縁膜を開口してなる開口部とを有する半導体集積回路であることである。ここで、プラグとは上層配線であるヒューズと下層配線とを電気的に接続するためのものである。開口部とはレーザの照射によるヒューズのプロウの効率を高めるためにパッシベーション膜の膜厚を薄くした部分である。このことにより、レーザ光をプラグとヒューズの接触面に向けて照射すれば、

(1) プラグは、下層配線へのレーザ光を遮光し、下層配線の温度上昇を押さえ、下層配線の損傷を防ぐ。

【0008】

(2) プラグは、絶縁膜で発生する熱を吸収するウイッキングの現象により、下層配線の温度上昇を押さえ、下層配線の損傷を防ぐ。

【0009】

(3) プラグは、熱伝導率の低い材料を選択したり、プラグの上下間で熱抵抗の大きい形状を採用することにより、熱伝導を押さえ、ヒューズが高温になっても下層配線の温度上昇を押さえ、下層配線の損傷を防ぐ。熱伝導率の低い材料とし

てはタングステン、チタン、タンタル、シリコン等が考えられる。形状としてはタンデム構造の連なった複数のプラグとかアスペクト比の大きいプラグ等が考えられる。

【0010】

(4) プラグは、高融点、高沸点の材料を選択することにより、プラグの高温化によるプラグの変形を防ぎ、下層配線の形状を保全する。高融点、高沸点の材料としては銅、タングステン、チタン、タンタル、シリコン等が考えられる。等の効果が得られる。よって、下層配線をプロウ部の下に設けることが可能になるので、1つのヒューズの両端に接続されるリダンダンシ回路等の付随する回路をプラグによる接続部を用いて折り返しの構造にすることによりヒューズの片側に配置することができなりヒューズに係わる回路領域を一般的な集積化の技法により微小化できる半導体集積回路を提供することができる。また、ヒューズとプラグの接触面を断線すればヒューズの機能は果たせるので、上方から見込んだ断線で消失するヒューズの面積を小さくできヒューズ部分の面積が微小化できる。そして、これらのことにより、1列にしか配置できなかった複数のヒューズの配列を2列にすることができる。片側のヒューズの列に接続する周辺回路を、そのヒューズの列の片側に配置することができるからである。さらに、2列のヒューズの列を千鳥状に配置することにより複数のヒューズの占める面積をさらに小さくすることができる。

【0011】

本発明の第1の特徴は、レーザ照射後の視点から表現すると、絶縁膜上に設けられた凹部と、この凹部の上部に達するヒューズと、凹部の底部に達しこのヒューズとは接続しないプラグとを有する半導体集積回路であることである。ここで、凹部とは、レーザの照射によってヒューズと絶縁膜がプロウされたことできた穴のことである。このことによりヒューズとプラグが絶縁される。

【0012】

また、本発明の第1の特徴は、ヒューズの材料の主成分がアルミニウムまたは銅であることにより効果的である。このことにより、アルミニウムについては低融点、低沸点の材料なので低温でプロウ可能となる。銅については電気抵抗率が

低いのでヒューズを細くできプロウしなければならない体積を小さくすることができるようになる。

【0013】

本発明の第2の特徴は、プラグを形成する工程と、このプラグの上面と接するようにヒューズを形成する工程と、このヒューズの切断が必要か否かを知るために検査する工程と、レーザ光をプラグとヒューズの接触面に向けて照射する工程とを有する半導体集積回路の製造方法であることである。このことにより、レーザ光の照射時の下層配線の温度上昇を押さえ下層配線の損傷を防ぐので、下層配線をプロウ部の下に設けることが可能になり、プラグによる接続部を用いて折り返しの構造にすることによりヒューズ部分の面積が微小化できる。また、折り返しのヒューズ構造により、周辺回路を片側に持っていくことができ、ヒューズに係わる回路領域を一般的な集積化の技法により微小化できる半導体集積回路を提供することができる。

【0014】

【発明の実施の形態】

以下図面を参照して、本発明の実施の形態を説明する。図面の記載において従来技術と同一又は類似名部分には類似な符号を付している。ただし、図面は模式的なものであり、厚みと平面寸法との関係、各層の厚みの比率等は現実のものとは異なることに留意すべきである。したがって、具体的な厚みや寸法は以下の説明を参照して判断すべきものである。また図面相互間においても互いの寸法の関係や比率が異なる部分が含まれていることはもちろんである。

【0015】

（第1の実施の形態）

図1は、本発明の第1の実施の形態に係る半導体集積回路の一部に設けられるヒューズとその周辺の構造図である。図1（a）は上面図であり、一部、位置関係がわかりやすいように透視して記載してある。図1（b）は（a）のI—I方向の断面図である。図1（c）は（a）のII-II方向の断面図である。本発明の第1の実施の形態に係る半導体集積回路は、少なくとも1つが必要に応じてレーザの照射により選択的に切断可能な複数のヒューズ2と、このヒューズ2の端に

上面が接続するプラグ3と、プラグ3の上方のパッシバーション膜1を開口する開口部4とを有する。ヒューズ2が向かい合うように2列に配置されている。開口部4の周辺にはヒューズ2と下層配線6に接続するリダンダンシ回路等の周辺回路が存在している。レーザの照射がされない場合は図1 (b) に示すように層間絶縁膜11上に形成される下層配線6と配線間の絶縁膜10と、下層配線6と絶縁膜10の上に形成される層間絶縁膜9とタングステンのプラグ3と、層間絶縁膜9とプラグ3の上に形成される上層配線であるヒューズ2と配線間の絶縁膜8と、ヒューズ2と絶縁膜8の上に形成される2層のパッシバーション膜1と7とを有する。ヒューズ2は例えばアルミニウムであり、例えばタングステンの下層配線6とタングステンのプラグ3で接続し、配線構造はプラグ3で折り返す構造になっている。レーザの照射がされた場合は図1 (c) に示すように絶縁膜7、8、9上に設けられた凹部であるプロウ部5と、このプロウ部5の上部に達するヒューズ2と、プロウ部5の底部に達しヒューズ2とは接続しないプラグ3とを有する。

【0016】

本発明の第1の実施の形態に係る半導体集積回路は以下のような製造工程で製造できる。

【0017】

- (イ) 層間絶縁膜11をCVD法により成膜し、ケミカルメカニカルポリッシング(CMP)法で層間絶縁膜11の表面を平坦にする。
- (ロ) タングステン膜をPVD法またはCVD法で成膜し、下層配線6のパターニングをする。
- (ハ) 配線間の絶縁膜10と層間絶縁膜9をCVD法により成膜し、CMP法で層間絶縁膜9の表面を平坦にする。

【0018】

- (ニ) ヴィアホールを層間絶縁膜9にパターニングする。
- (ホ) タングステン膜をCVD法で成膜することでヴィアホール内にタングステンを埋め込み、層間絶縁膜9上のタングステン膜をCMP法により除去する。
- (ヘ) アルミニウム膜をPVD法で成膜し、ヒューズ2のパターニングをする。

【0019】

(ト) 配線間の絶縁膜8とパッシベーション膜7をCVD法により成膜し、パッシベーション膜1をCVD法により成膜する。

(チ) 開口部4をパッシベーション膜1にパターニングする。

(リ) ヒューズ2の切断が必要か否かを知るために検査する。

(ヌ) 切断が必要な場合はレーザ光をプラグ3とヒューズ2の接触面に向けて照射し、ヒューズ2をプロウする。プラグ3とヒューズ2を断線させ、不良ピット配線を置き換える。

【0020】

第1の実施の形態の半導体集積回路のヒューズの配置では、従来のレーザ径を用いても開口部4を長径方向で1/2に微小化できる。また、プロウするヒューズ2を開口部4に橋渡しする必要がないため、開口部4の微小化が可能となる。さらに、プロウするヒューズ2の下に下層配線6が存在するためヒューズ2部分の配線層下の絶縁層9がCMP法においてディッシング(Dishing)されにくくなる。

【0021】

(第2の実施の形態)

図2は、本発明の第2の実施の形態に係る半導体集積回路の一部に設けられるヒューズとその周辺の構造図である。図2(a)は上面図であり、一部、位置関係がわかりやすいように透視して記載してある。図2(b)は(a)のI-I方向の断面図である。図2(c)は(a)のII-II方向の断面図である。本発明の第2の実施の形態に係る半導体集積回路のヒューズ構造は、レーザ照射用の開口部4がパッシベーション膜1に形成されており、複数のヒューズ2が向かい合うように2列に配置されている。図2(b)に示すように層間絶縁膜14上に形成される例えばポリシリコンからなる下層配線16と配線間の絶縁膜13と、下層配線16と絶縁膜13の上に形成される層間絶縁膜11とアルミニウムのプラグ12と、層間絶縁膜11とプラグ12の上に形成される下層配線6と配線間の絶縁膜10と、下層配線6と絶縁膜10の上に形成される層間絶縁膜9とアルミニウムのプラグ3と、層間絶縁膜9とプラグ3の上に形成される上層配線であるヒ

ヒューズ2と配線間の絶縁膜8と、ヒューズ2と絶縁膜8の上に形成される2層のパッシバーション膜1と7を有する。ヒューズ2は、下層配線16とプラグ12と下層配線6とプラグ3を介してリダンダンシ回路等の周辺回路同士に接続し、1つのヒューズ2に接続する周辺回路はそのヒューズ2の片側に配置される。図2(c)に示すようにプラグ3上をプロウすることによって、ヒューズ2とプラグ3を断線させ、不良ピット配線を置き換える。

【0022】

本発明の第2の実施の形態に係る半導体集積回路は以下のような製造工程で製造できる。

【0023】

(イ) 層間絶縁膜14をCVD法により成膜し、CMP法で層間絶縁膜14の表面を平坦にする。

【0024】

(ロ) ポリシリコン膜をCVD法で成膜し、下層配線16のパターニングをする。

【0025】

(ハ) 配線間の絶縁膜13と層間絶縁膜11をCVD法により成膜し、CMP法で層間絶縁膜11の表面を平坦にする。

(ニ) ヴィアホールを層間絶縁膜11にパターニングする。

(ホ) アルミニウム膜をPVD法で成膜することでヴィアホール内にアルミニウム埋め込み、層間絶縁膜11上のアルミニウム膜をCMP法により除去する。

(ヘ) アルミニウム膜をPVD法で成膜し、下層配線6のパターニングをする。

【0026】

(ト) 配線間の絶縁膜10と層間絶縁膜9をCVD法により成膜し、CMP法で層間絶縁膜9の表面を平坦にする。

【0027】

(チ) ヴィアホールを層間絶縁膜9にパターニングする。

【0028】

(リ) アルミニウム膜をPVD法で成膜することでヴィアホール内にアルミニウ

ム埋め込み、層間絶縁膜9上のアルミニウム膜をCMP法により除去する。

【0029】

(ヌ) アルミニウム膜をPVD法で成膜し、ヒューズ2のパターニングをする。

【0030】

(ル) 配線間の絶縁膜8とパッシベーション膜7をCVD法により成膜し、パッシベーション膜1をCVD法により成膜する。

(ヲ) 開口部4をパッシベーション膜1にパターニングする。

(ワ) ヒューズ2の切断が必要か否かを知るために検査する。

(カ) 切断が必要な場合はレーザ光をプラグ3とヒューズ2の接触面に向けて照射し、ヒューズ2をプロウする。

【0031】

第2の実施の形態の半導体集積回路のヒューズの配置では、第1の実施の形態と同様の効果のほかに、プラグ3と12の材料にアルミニウムや銅を用いても、プロウするヒューズの下に下層配線が走っているためプロウした後でヒューズ(上部配線)2と下部配線16がショートしプロウされていない状態になるのをヒューズ(上部配線)2と下部配線16を引き離すことで防ぐことができる。よって、ヒューズ(上部配線)2と下部配線16の間にあるプラグ3と12のように作用する配線層は何層あっても構わない。

【0032】

(第3の実施の形態)

図3は、本発明の第3の実施の形態に係る半導体集積回路の一部に設けられるヒューズとその周辺の構造図である。図3(a)は上面図であり、一部、位置関係がわかりやすいように透視して記載してある。図3(b)は(a)のI-I方向の断面図である。図3(c)は(a)のII-II方向の断面図である。本発明の第3の実施の形態に係る半導体集積回路のヒューズ構造は、開口部4がパッシベイション膜1に形成されており、複数のヒューズ2が向かい合うように2列に配置されている。図3(b)に示すように半導体基板15上に層間絶縁膜11とタングステンのプラグ12が形成される。層間絶縁膜11とプラグ12の上に下層配線6と配線間の絶縁膜10が形成される。下層配線6と絶縁膜10の上に層間

絶縁膜9とアルミニウムのプラグ3が形成される。層間絶縁膜9とプラグ3の上に上層配線であるヒューズ2と配線間の絶縁膜8が形成される。ヒューズ2と絶縁膜8の上に2層のパッシベーション膜1と7が形成される。ヒューズ2は、半導体基板15とプラグ3と下層配線6とプラグ12を介して接続し、配線構造はプラグ3と6で折り返す構造になっている。図3(c)に示すようにプラグ3上をプロウすることによって、ヒューズ2とプラグ3を断線させ、不良ビット配線を置き換える。

【0033】

第3の実施の形態の半導体集積回路のヒューズの配置は、複数のヒューズ2を接地等の共通の電位に接続する場合に用いられ、第2の実施の形態と同様の効果を有する。

【0034】

(第4の実施の形態)

図4は、本発明の第4の実施の形態に係る半導体集積回路の一部に設けられるヒューズとその周辺の構造図である。図4(a)は上面図であり、一部、位置関係がわかりやすいように透視して記載してある。図4(b)は(a)のI-I方向の断面図である。図4(c)は(a)のII-II方向の断面図である。本発明の第4の実施の形態に係る半導体集積回路のヒューズ構造は、レーザ照射用の開口部4がパッシベイション膜1に形成されており、複数のヒューズ2が千鳥状に配置されている。図4(b)に示すように断面構造は第1の実施の形態と同様の積層構造である。図4(c)に示すようにプラグ3上をプロウすることによって、ヒューズ2とプラグ3を断線させ、不良ビット配線を置き換える。第4の実施の形態の半導体集積回路のヒューズの配置では、第1の実施の形態と同様の効果のほかに、開口部4の短径方向についても微小化が可能となる。

【0035】

(第5の実施の形態)

図5は、本発明の第5の実施の形態に係る半導体集積回路の一部に設けられるヒューズとその周辺の構造図である。図5(a)は上面図であり、一部、位置関係がわかりやすいように透視して記載してある。図5(b)は(a)のI-I方

向の断面図である。図5 (c) は (a) のII-II方向の断面図である。本発明の第5の実施の形態に係る半導体集積回路のヒューズ構造は、開口部4がパッシベイション膜1に形成されており、複数のヒューズ2が向かい合うように2列に配置されている。下層配線6はプラグ3の下以外はヒューズ2の下方には形成されず斜め下方向に形成される。この下部配線6のヒューズ2の真下からのは左右どちらでも左右の組み合わせでも構わない。図5 (b) に示すように断面構造は第1の実施の形態と同様の積層構造である。図5 (c) に示すようにプラグ3上をプロウすることによって、ヒューズ2とプラグ3を断線させ、不良ビット配線を置き換える。第5の実施の形態の半導体集積回路のヒューズの配置では、第1の実施の形態と同様の効果のほかに、プロウ時の上部配線と下部配線のショートを防ぐ効果がある。

【0036】

(第6の実施の形態)

図6は、本発明の第6の実施の形態に係る半導体集積回路の一部に設けられるヒューズとその周辺の構造図である。図6 (a) は上面図であり、一部、位置関係がわかりやすいように透視して記載してある。図6 (b) は (a) のI-I方向の断面図である。図6 (c) は (a) のII-II方向の断面図である。本発明の第6の実施の形態に係る半導体集積回路のヒューズ構造は、開口部4がパッシベイション膜1に形成されており、複数のヒューズ2が向かい合うように2列に配置されている。下層配線6は片側1列の複数のヒューズ2にそれぞれ対応するプラグ3を介して接続する。この複数のプラグ3は直線状に位置し、下層配線はこの複数のプラグ3がすべて接続するのに必要な長さを超えた長さだけ直線であるように配置する。図6 (b) に示すように断面構造は第1の実施の形態と同様の積層構造である。図6 (c) に示すようにプラグ3上をプロウすることによって、ヒューズ2とプラグ3を断線させ、不良ビット配線を置き換える。第6の実施の形態の半導体集積回路のヒューズの配置では、第1の実施の形態と同様の効果のほかに、下部配線6に対するプラグ3の合わせずれのマージンが大きくなるため、プラグ3を形成しやすくなる。

【0037】

(第7の実施の形態)

図7は、本発明の第7の実施の形態に係る半導体集積回路の一部に設けられるヒューズとその周辺の構造図である。図7(a)は上面図であり、一部、位置関係がわかりやすいように透視して記載してある。図7(b)は(a)のI—I方向の断面図である。図7(c)は(a)のII-II方向の断面図である。本発明の第7の実施の形態に係る半導体集積回路のヒューズ構造は、開口部4がパッシベイション膜1に形成され、開口部4の片側に複数のヒューズ2を配置し、ヒューズ2に伴う周辺回路を開口部4のヒューズ2側に配置する。周辺回路はヒューズ2と下層配線6に接続される。図7(b)に示すように断面構造は第1の実施の形態の2列のヒューズの構造を1列の構造にしたもので、特に積層の構造は第1の実施の形態と同じである。図7(c)に示すようにプラグ3上をプロウすることによって、ヒューズ2とプラグ3を断線させ、不良ピット配線を置き換える。第7の実施の形態の半導体集積回路のヒューズ2の配置では、開口部4の長径方向の微小化を除いて第1の実施の形態と同様の効果のほかに、周辺回路を片側にすることで従来チップの中心にあったヒューズ2をチップの端に置くことが可能となり周辺回路の集積化が容易になる。また、開口部4の短径方向が微小化できる。

【0038】

(その他の実施の形態)

上記のように、本発明の実施の形態を記載したが、この開示の一部をなす論述及び図面はこの発明を限定するものであると理解すべきでない。この開示から当業者には様々な代替しうる実施の形態、実施例及び運用技術が明らかになろう。

【0039】

既に述べた実施の形態の説明においては、ヒューズ1つにプラグが1つであったが、ヒューズ1つに対しプラグが複数でも良い。この場合1回でプロウできる領域に複数のプラグを設置する必要がある。

【0040】

また、既に述べた実施の形態の説明においては、ヒューズの一端についてプラ

グに接続していることを示したが、ヒューズの両端がプラグに接続していても良く、両端のプラグの距離をプロウ部の直径より小さくし、両プラグ上のヒューズさらにはプラグ全体を1回のレーザ照射でプロウするようにしても良い。ヒューズの両端で接続するプラグの段数を変えれば必要な面積の増加もない。

【0041】

この様に、本発明はここでは記載していない様々な実施の形態を包含するということを理解すべきである。したがって、本発明はこの開示から妥当な特許請求の範囲に係る発明特定事項によってのみ限定されるものである。

【0042】

【発明の効果】

以上説明したように本発明によれば、ヒューズ部分の面積の微小化ができ、周辺回路がヒューズの片側のみで構成できるのでヒューズを2列に並べた半導体集積回路を提供することができる。

【0043】

また、本発明によれば、ヒューズ部分の面積の微小化ができ、周辺回路がヒューズの片側のみで構成できるのでヒューズを2列に並べた半導体集積回路の製造方法を提供することができる。

【図面の簡単な説明】

【図1】

本発明の第1の実施の形態に係る半導体集積回路の一部に設けられるヒューズとその周辺の構造図である。

【図2】

本発明の第2の実施の形態に係る半導体集積回路の一部に設けられるヒューズとその周辺の構造図である。

【図3】

本発明の第3の実施の形態に係る半導体集積回路の一部に設けられるヒューズとその周辺の構造図である。

【図4】

本発明の第4の実施の形態に係る半導体集積回路の一部に設けられるヒューズ

とその周辺の構造図である。

【図5】

本発明の第5の実施の形態に係る半導体集積回路の一部に設けられるヒューズとその周辺の構造図である。

【図6】

本発明の第6の実施の形態に係る半導体集積回路の一部に設けられるヒューズとその周辺の構造図である。

【図7】

本発明の第7の実施の形態に係る半導体集積回路の一部に設けられるヒューズとその周辺の構造図である。

【図8】

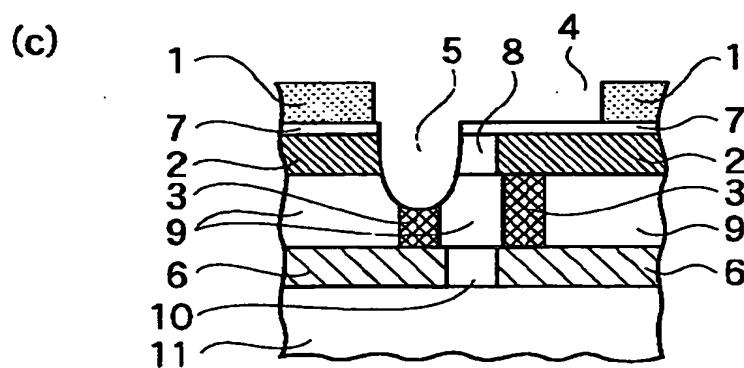
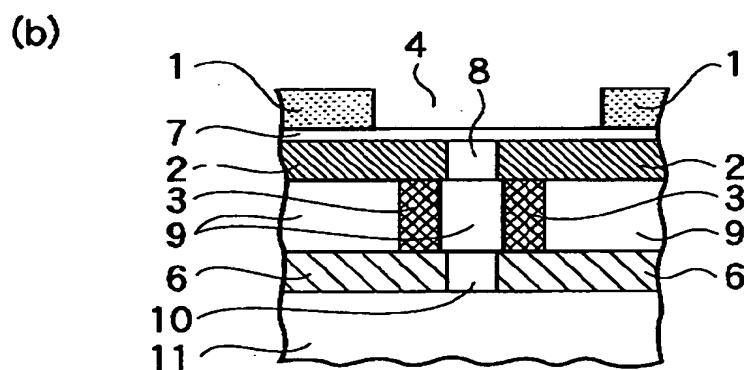
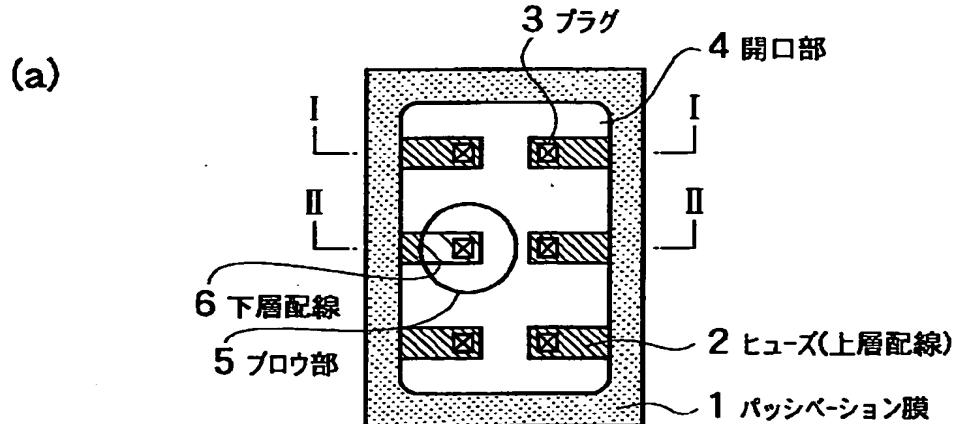
従来の半導体集積回路のヒューズとその周辺の構造図である。

【符号の説明】

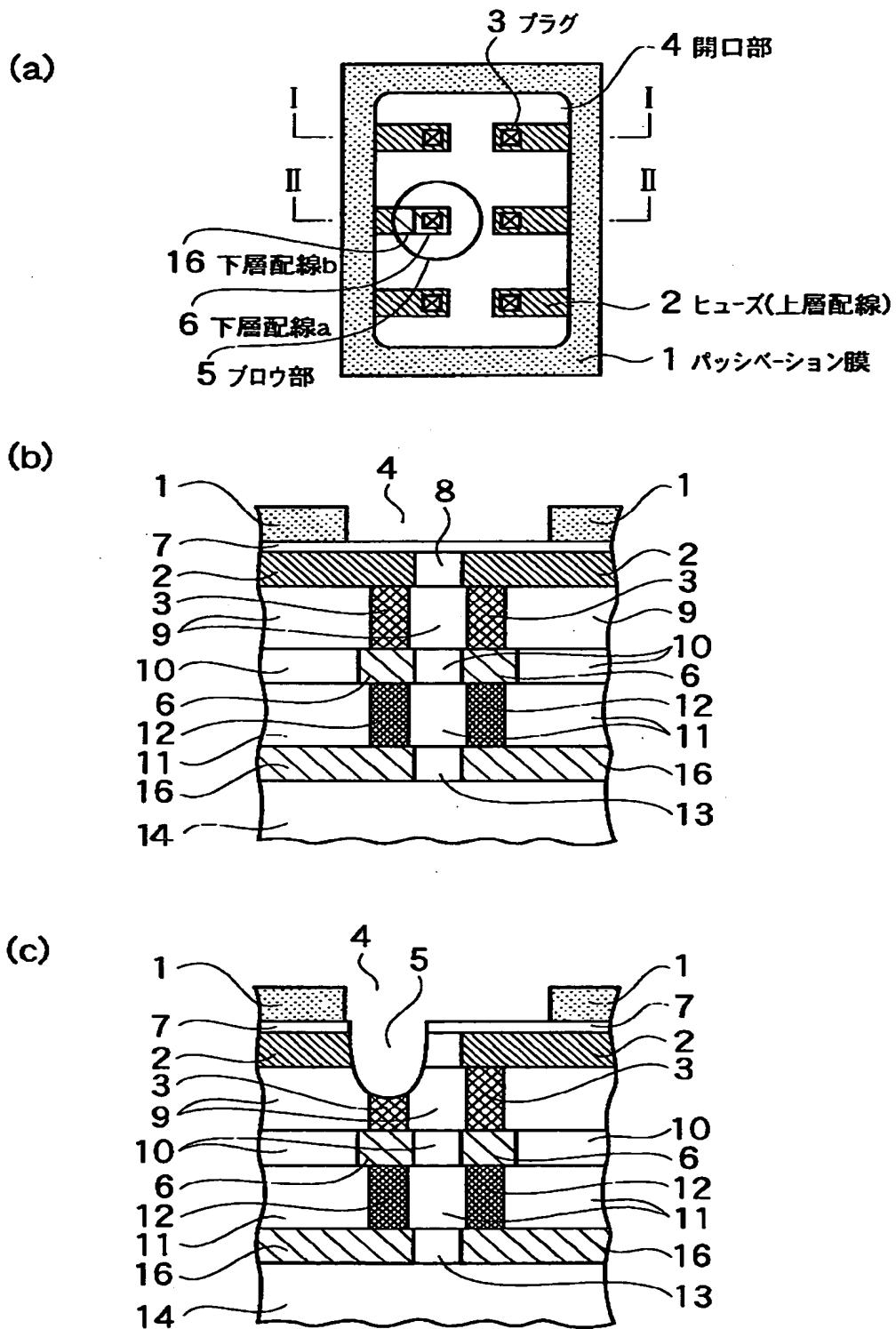
- 1、7 パッシベーション膜
- 2 ヒューズ（上層配線）
- 3、12 プラグ
- 4 開口部
- 5 ブロウ部
- 6、16 下層配線
- 8、9、10、11、13、14 絶縁膜
- 15 半導体基板

【書類名】 図面

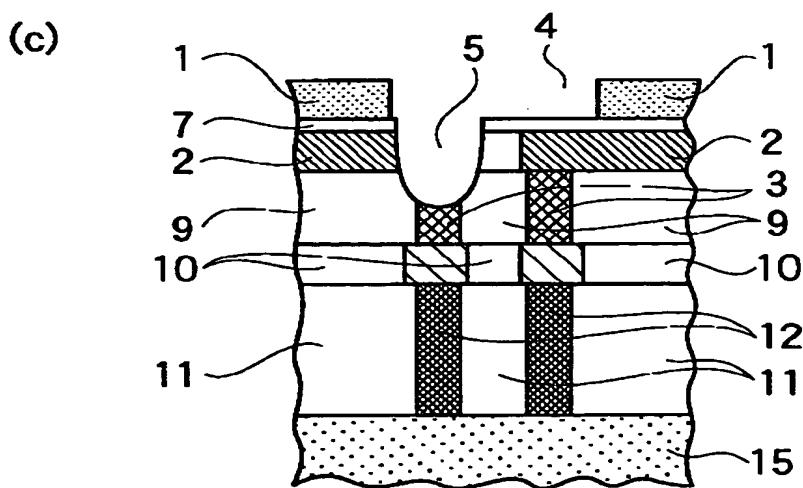
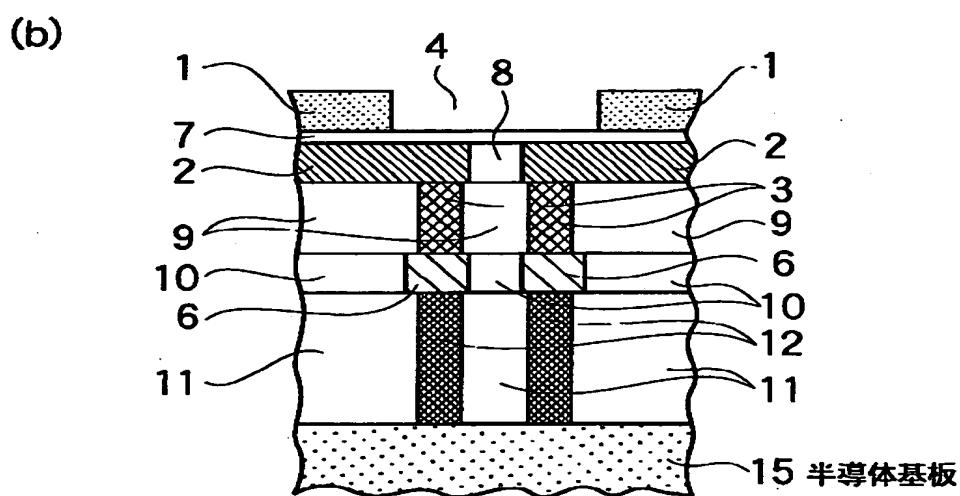
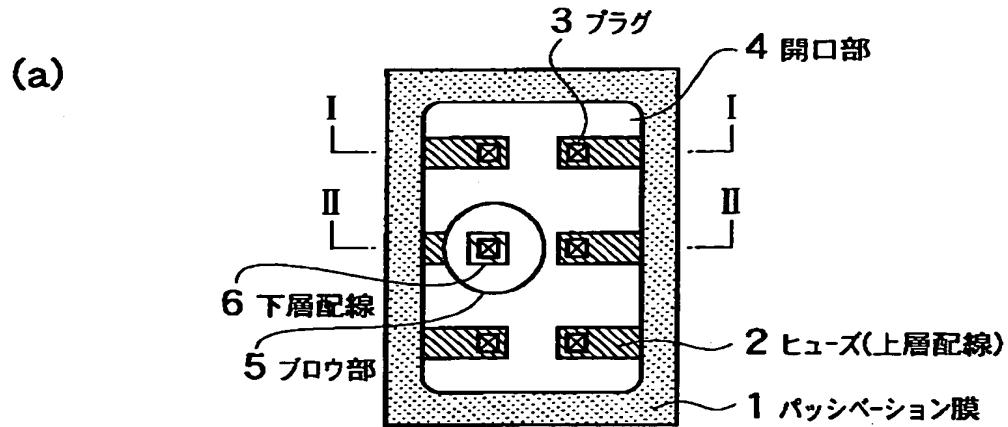
【図1】



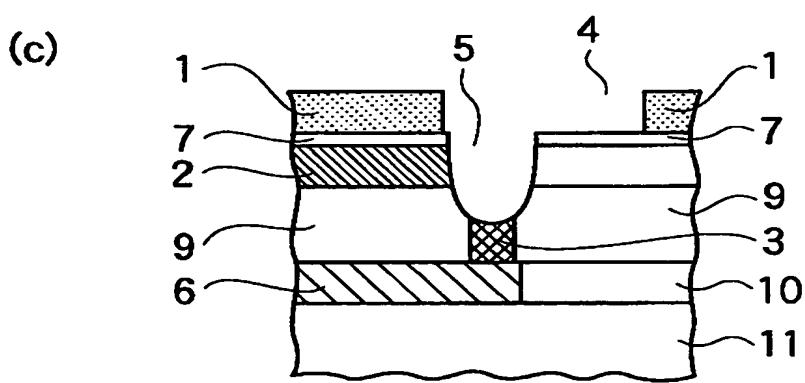
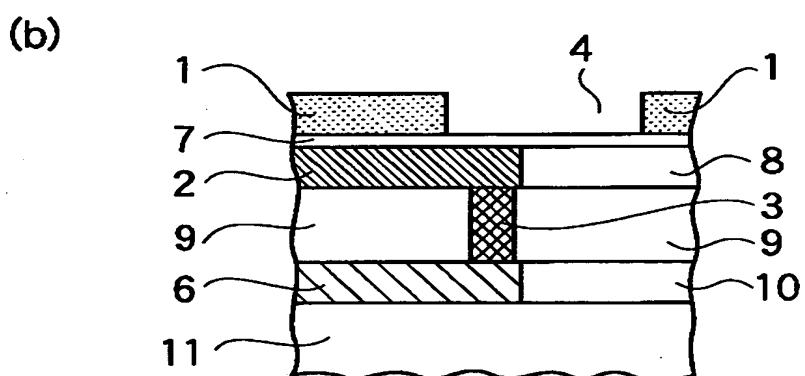
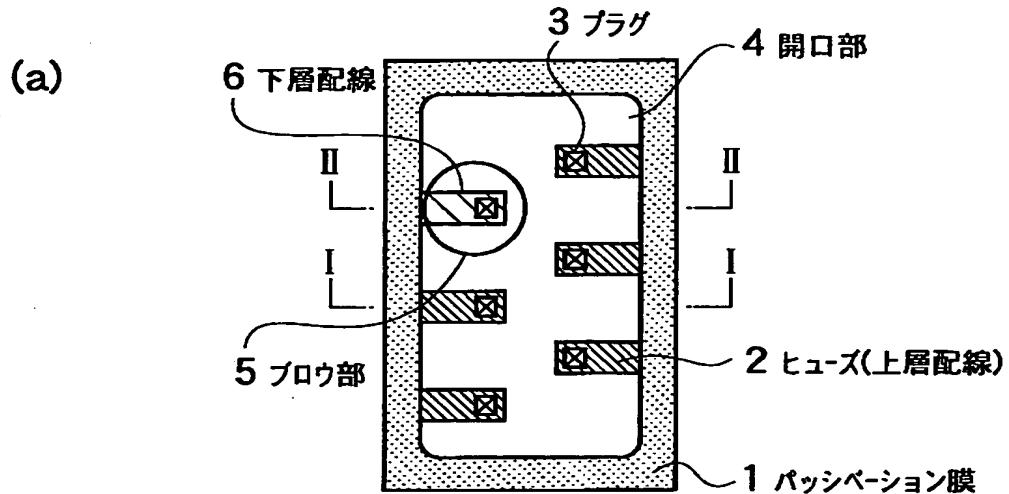
【図2】



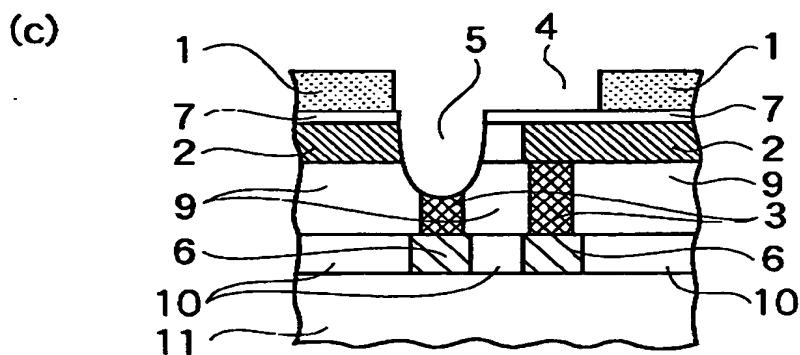
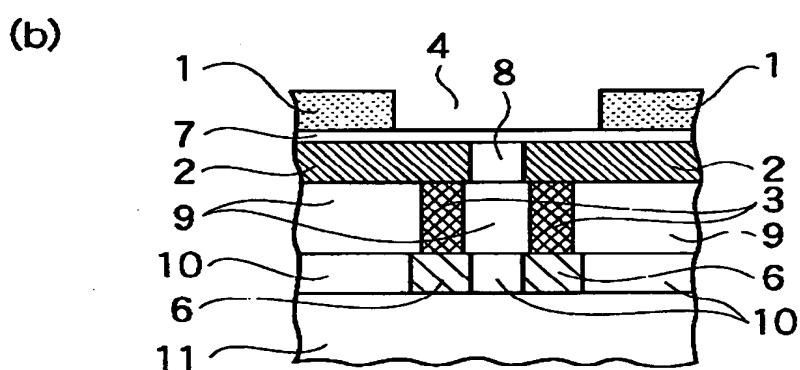
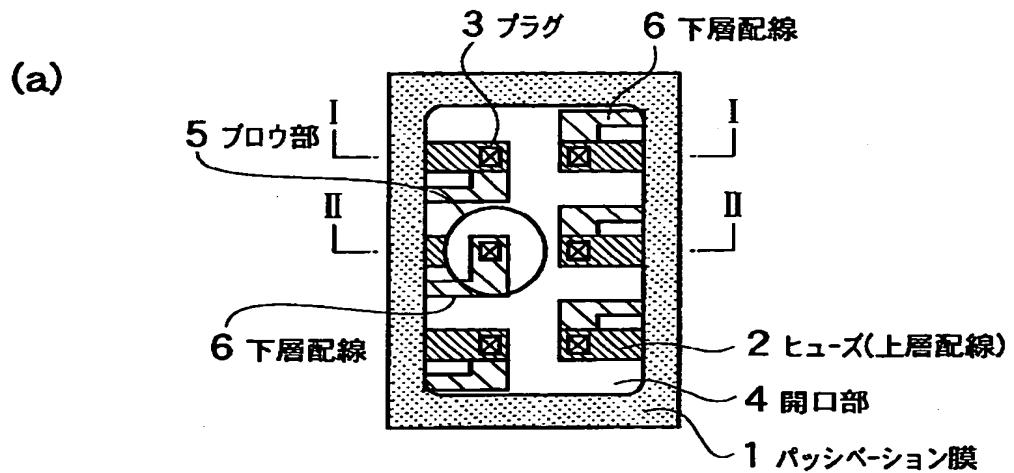
【図3】



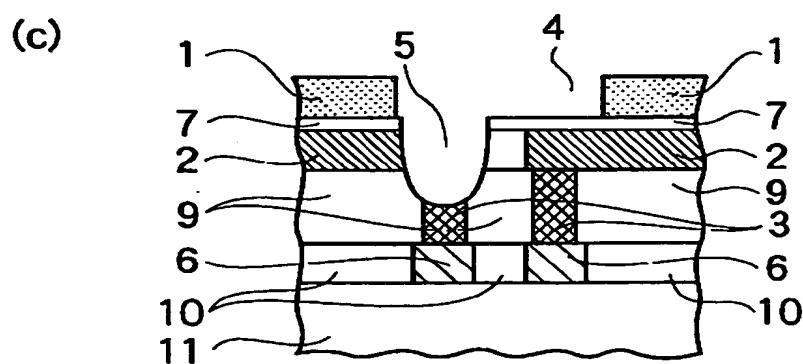
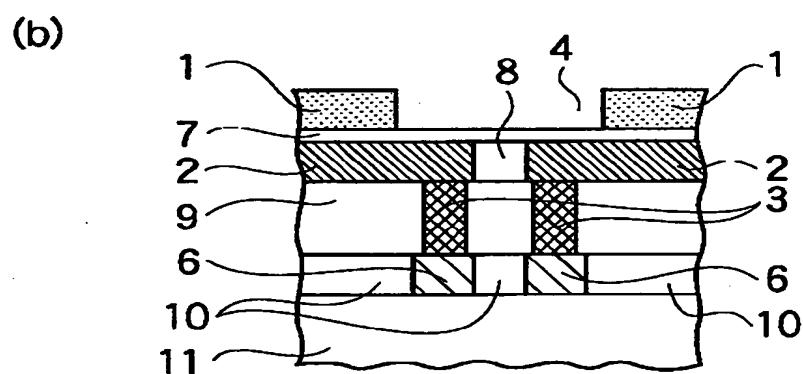
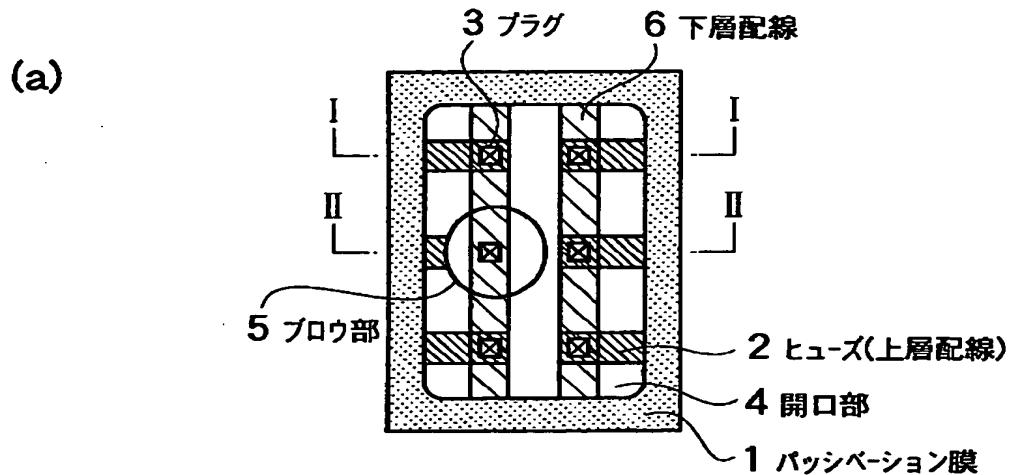
【図4】



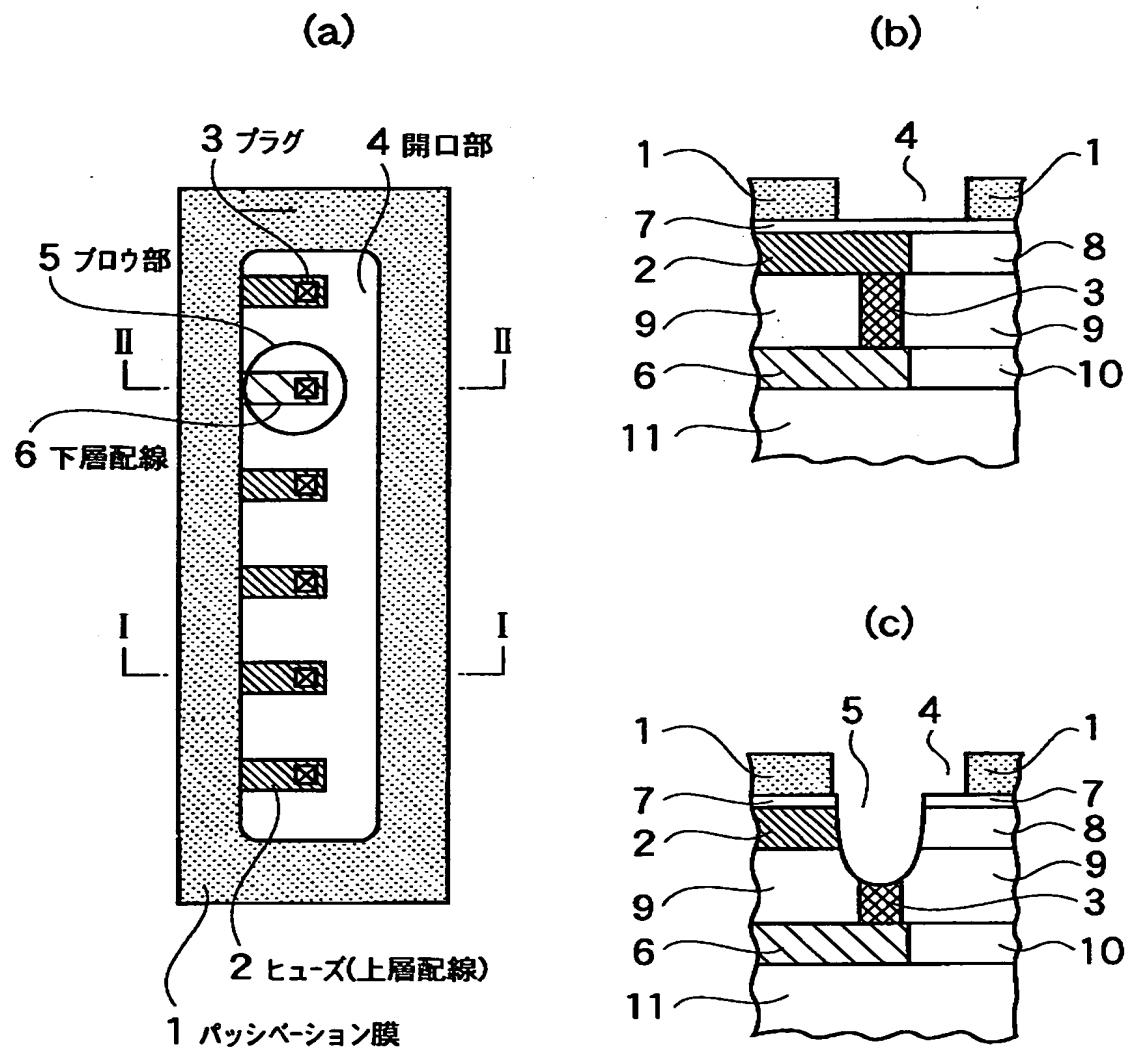
【図5】



【図6】

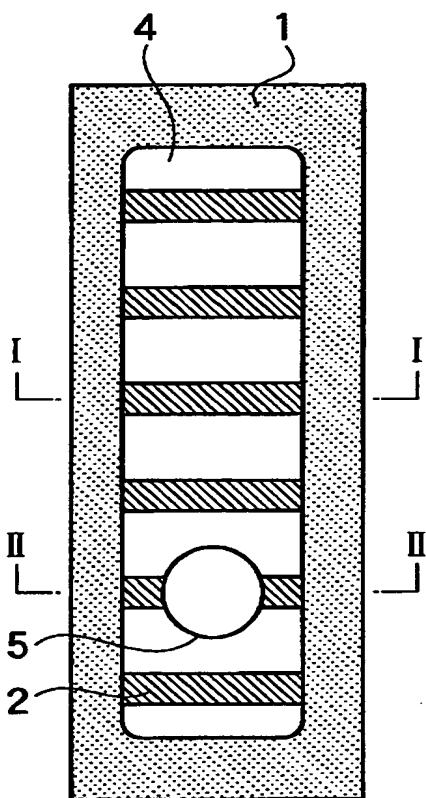


【図7】

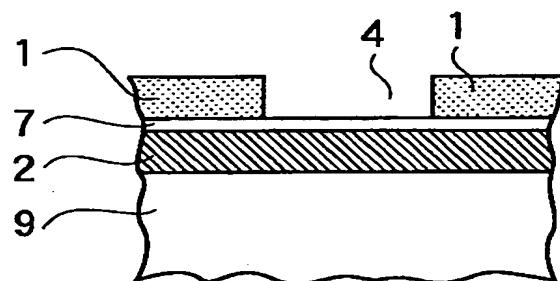


【図8】

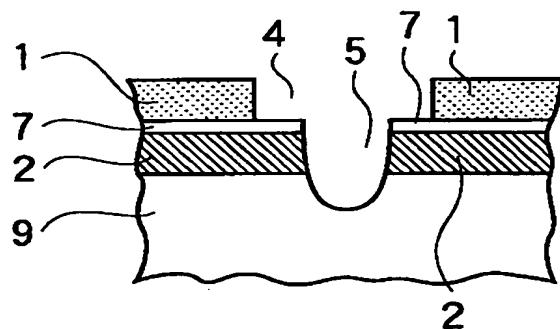
(a)



(b)



(c)



【書類名】 要約書

【要約】

【課題】 ヒューズ2部分の面積の微小化ができ、周辺回路がヒューズの片側のみで構成できる半導体集積回路を提供することができる。

【解決手段】 レーザの照射により選択的に切断可能な複数のヒューズ2の端にプラグ3の上面を接続する。そして、プラグ3の上方の絶縁膜1に開口部4を形成する。このことによりプラグ3より下の層の配線6の引き回しが可能になる。

【選択図】 図1

出願人履歴情報

識別番号 [000221199]

1. 変更年月日 1990年 8月23日

[変更理由] 新規登録

住 所 神奈川県川崎市川崎区駅前本町25番地1

氏 名 東芝マイクロエレクトロニクス株式会社

出願人履歴情報

識別番号 [000003078]

1. 変更年月日 1990年 8月22日

[変更理由] 新規登録

住 所 神奈川県川崎市幸区堀川町72番地

氏 名 株式会社東芝